

ELECTRON BEAM GENERATING DEVICE AND IMAGE FORMING DEVICE USING THE SAME

Publication number: JP8248921

Publication date: 1996-09-27

Inventor: SUZUKI ASATAKE (JP); SUZUKI HIDETOSHI (JP);
ASAI AKIRA (JP); YAMANO AKIHIKO (JP)

Applicant: CANON KK (JP)

Classification:

- International: H04N5/68; G09G3/20; G09G3/22; G09G3/30;
H01J1/30; H01J1/316; H01J31/12; H04N5/68;
G09G3/20; G09G3/22; G09G3/30; H01J1/30;
H01J31/12; (IPC1-7): G09G3/30; H01J1/30; H01J31/12;
H04N5/68

- European:

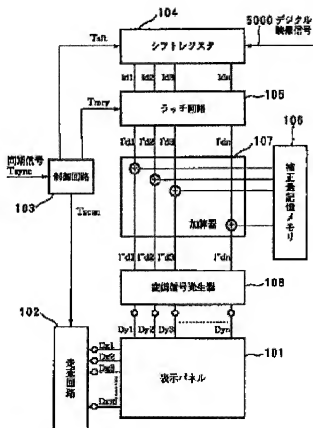
Application number: JP19950136987 19950602

Priority number(s): JP19950136987 19950602; JP19940126386 19940608;
JP19950001226 19950109

Report a data error here

Abstract of JP8248921

PURPOSE: To provide an image forming device using surface conduction type electron emitting elements, capable of correcting the electron emitting distribution corresponding to uneven effective voltage distribution impressed on respective electron emitting elements at the time of drivings caused by voltage drops depending on wiring resistances of plural surface conduction type electron emitting elements and capable of displaying a high definition picture and the electron beam generating device to be used in the same device. **CONSTITUTION:** In this image forming device provided with plural surface conduction type electron emitting elements 101 arranged on a circuit board and wired in a matrix by plural row wirings and plural column wirings and a driving part (parts other than 101) driving plural surface conduction type electron emitting elements, the driving part has a synthesis part (106, 107, 105) generating a corrected picture signal by synthesizing a picture signal and prescribed correction signals and a successive driving part (108, 102, 103) successively driving surface conduction type electron emitting elements wired in the matrix one row by one row based on the corrected picture signal.



Family list**21** family members for: **JP8248921**

Derived from 17 applications

Back to JP824

- 1 Electron-beam generating device having plurality of cold cathode elements, method of driving said device and image forming apparatus applying same**
Inventor: SUZUKI NORITAKE (JP); SUZUKI HIDETOSHI (JP); (+2) Applicant: CANON KK (JP)
EC: G09G3/22; H01J31/12F4D IPC: G09G3/20; G09G3/22; G09G3/30 (+11)
Publication info: **AT173356T T** - 1998-11-15
- 2 Electron-beam generating device having plurality of cold cathode elements, method of driving said device and image forming apparatus applying same**
Inventor: SUZUKI NORITAKE (JP); SUZUKI HIDETOSHI (JP); (+2) Applicant: CANON KK (JP)
EC: G09G3/22; H01J31/12F4D IPC: G09G3/20; G09G3/22; G09G3/30 (+10)
Publication info: **AU703968B B2** - 1999-04-01
- 3 Electron-beam generating device having plurality of cold cathode elements, method of driving said device and image forming apparatus applying same**
Inventor: SUZUKI NORITAKE; SUZUKI HIDETOSHI; Applicant: CANON KK (+2) IPC: H04N7/64; H04N7/64; (IPC1-7): H04N7/64
Publication info: **AU768835B B2** - 2004-01-08
- 4 Electron-beam generating device having plurality of cold cathode elements, method of driving said device and image forming apparatus applying same**
Inventor: SUZUKI NORITAKE (JP); SUZUKI HIDETOSHI (JP); (+2) Applicant: CANON KK (JP)
EC: G09G3/22; H01J31/12F4D IPC: G09G3/20; G09G3/22; G09G3/30 (+10)
Publication info: **AU2054995 A** - 1996-01-04
- 5 Electron-beam generating device having plurality of cold cathode elements, thod of driving said device and image forming apparatus applying same**
Inventor: SUZUKI NORITAKE (JP); YAMANO AKIHIKO (JP); (+2) Applicant: CANON KK (JP)
EC: IPC: H01J1/30; H01J1/30; (IPC1-7): H01J1/30
Publication info: **AU2501099 A** - 1999-07-01
- 6 Electron-beam generating device having plurality of cold cathode elements, method of driving said device and image forming apparatus applying same**
Inventor: SUZUKI NORITAKE; YAMANO AKIHIKO; Applicant: CANON KK (+2) IPC: H04N7/64; H04N7/64; (IPC1-7): H04N7/64
Publication info: **AU6556001 A** - 2001-10-25
- 7 ELECTRON-BEAM GENERATING DEVICE HAVING PLURALITY OF COLD CATHODE ELEMENTS, METHOD OF DRIVING SAID DEVICE AND IMAGE FORMING APPARATUS APPLYING SAME**
Inventor: SUZUKI NORITAKE (JP); SUZUKI HIDETOSHI (JP); (+2) Applicant: CANON KK (JP)
EC: G09G3/22; H01J31/12F4D IPC: G09G3/20; G09G3/22; G09G3/30 (+12)
Publication info: **CA2151202 A1** - 1995-12-09
CA2151202 C - 2001-05-29
- 8 Electron-beam generating device having plurality of cold cathode**

- elements, method of driving said device and image forming apparatus
applying same
Inventor: SUZUKI NORITAKE (JP); SUZUKI HIDETOSHI (JP); (+1)
EC: G09G3/22; H01J31/12F4D
IPC: G09G3/20; G09G3/22; G09G3/30 (+10)
Publication info: **CN1115709C C** - 2003-07-23
CN1125893 A - 1996-07-03
- 9 Electronic beam generator, driving method and image forming device using said device**
Inventor: SUZUKI ASATKE (JP); SUZUKI HIDETOSHI (JP); (+1)
EC: G09G3/22; H01J31/12F4D
IPC: G09G3/20; G09G3/22; G09G3/30 (+12)
Publication info: **CN1441454 A** - 2003-09-10
- 10 Electron-beam generating device having plurality of cold cathode elements, method of driving said device and image forming apparatus applying same**
Inventor: SUZUKI NORITAKE (JP); SUZUKI HIDETOSHI (JP); (+2)
EC: G09G3/22; H01J31/12F4D
IPC: G09G3/20; G09G3/22; G09G3/30 (+11)
Publication info: **DE69505890D D1** - 1998-12-17
- 11 Electron-beam generating device having plurality of cold cathode elements, method of driving said device and image forming apparatus applying same**
Inventor: SUZUKI NORITAKE (JP); SUZUKI HIDETOSHI (JP); (+2)
EC: G09G3/22; H01J31/12F4D
IPC: G09G3/20; G09G3/22; G09G3/30 (+11)
Publication info: **DE69505890T T2** - 1999-05-12
- 12 Electron-beam generating device having plurality of cold cathode elements, method of driving said device and image forming apparatus applying same**
Inventor: SUZUKI NORITAKE (JP); SUZUKI HIDETOSHI (JP); (+2)
EC: G09G3/22; H01J31/12F4D
IPC: G09G3/20; G09G3/22; G09G3/30 (+11)
Publication info: **EP0686993 A1** - 1995-12-13
EP0686993 B1 - 1998-11-11
- 13 ELECTRON BEAM GENERATING METHOD AND DEVICE THEREFOR, DRIVING METHOD THEREFOR, AND IMAGE FORMING METHOD AND DEVICE APPLYING THE SAME**
Inventor: SUZUKI ASATAKE (JP); SUZUKI HIDETOSHI (JP); (+2)
EC: G09G3/22; H01J31/12F4D
IPC: G09G3/20; G09G3/22; G09G3/30 (+13)
Publication info: **JP3311201B2 B2** - 2002-08-05
JP8248920 A - 1996-09-27
- 14 ELECTRON BEAM GENERATING DEVICE AND IMAGE FORMING DEVICE USING THE SAME**
Inventor: SUZUKI ASATAKE (JP); SUZUKI HIDETOSHI (JP); (+2)
EC:
IPC: H04N5/68; G09G3/20; G09G3/22 (+14)
Publication info: **JP8248921 A** - 1996-09-27
- 15 ELECTRON BEAM GENERATING APPARATUS INCLUDING A DEVICE HAVING A PLURALITY OF COLD CATHODE ELEMENTS, IMAGE FORMING APPARATUS**
Inventor: SUZUKI NORITAKE (JP); SUZUKI HIDETOSHI (JP); (+2)
EC: G09G3/22; H01J31/12F4D
IPC: G09G3/20; G09G3/22; G09G3/30 (+10)

Publication info: **KR0170470B B1** - 1999-03-30

Data supplied from the *esp@cenet* database - Worldwide

Family list

21 family members for: **JP8248921**

Derived from 17 applications

[Back to JP824](#)

- 16 Electron-beam generating device having plurality of cold cathode elements, method of driving said device and image forming apparatus applying same**
Inventor: SUZUKI NORITAKE (JP); SUZUKI HIDETOSHI (JP); (+2) **Applicant:** CANON KK (JP)
EC: G09G3/22; H01J31/12F4D **IPC:** G09G3/20; G09G3/22; G09G3/30 (+10)
Publication info: **US5734361 A** - 1998-03-31
- 17 Electron-beam generating device having plurality of cold cathode elements, method of driving said device and image forming apparatus applying same**
Inventor: SUZUKI NORITAKE (JP); SUZUKI HIDETOSHI (JP); (+2) **Applicant:** CANON KK (JP)
EC: G09G3/22; H01J31/12F4D **IPC:** G09G3/22; H01J31/12; G09G3/22 (+2)
Publication info: **US6580407 B1** - 2003-06-17

Data supplied from the *esp@cenet* database - Worldwide

特開平8-248921

(43) 公開日 平成8年(1996)9月27日

| (51) Int.Cl. ⁹ | 識別記号 | 庁内整理番号 | F I | 技術表示箇所 |
|---------------------------|-------|---------|--------------|--------|
| G 0 9 G 3/30 | 3 0 1 | 4237-5H | G 0 9 G 3/30 | 3 0 1 |
| H 0 1 J 1/30 | | | H 0 1 J 1/30 | Z |
| 31/12 | | | 31/12 | B |
| H 0 4 N 5/68 | | | H 0 4 N 5/68 | B |

審査請求 未請求 請求項の数 8 O L (全 13 頁)

(21) 出願番号 特願平7-136987

(22) 出願日 平成7年(1995)6月2日

(31) 優先権主張番号 特願平6-126386

(32) 優先日 平6(1994)6月8日

(33) 優先権主張国 日本 (J P)

(31) 優先権主張番号 特願平7-1226

(32) 優先日 平7(1995)1月9日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 鈴木 朝岳

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(72) 発明者 鎌 英俊

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(72) 発明者 浅井 朗

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(74) 代理人 弁理士 大塚 康徳 (外1名)

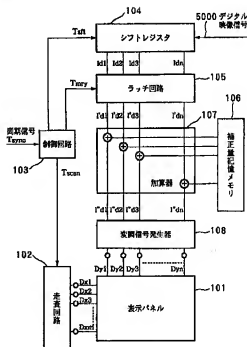
最終頁に続く

(54) 【発明の名称】 電子線発生装置とそれを用いた画像形成装置

(57) 【要約】

【目的】 複数の表面伝導型電子放出素子の配線抵抗に依存する電圧降下によって生じる駆動時の各電子放出素子にかかる非一様な実効電圧分布に対応する電子放出分布を補正し、表面伝導型電子放出素子を用いた高品位の画像表示を行うことのできる画像形成装置とそれを用いられる電子線発生装置を提供する。

【構成】 基板上に配置され、複数の行配線及び複数の列配線によりマトリクス配線された複数の表面伝導型電子放出素子(101)と、前記複数の表面伝導型電子放出素子を駆動する駆動部(101以外のユニット)とを備え、駆動部は、画像信号と所定の補正信号とを合成して補正画像信号を生成する合成部(106、107、108)と、前記補正画像信号に基づいて、前記マトリクス配線された表面伝導型電子放出素子を行ずつ順次駆動する順次駆動部(108、102、103)とを有する。



1

【特許請求の範囲】

【請求項1】 基板上に配置され、複数の行配線及び複数の列配線によりマトリクス配線された複数の表面伝導型電子放出素子と、前記複数の表面伝導型電子放出素子を駆動する駆動手段とを備える電子線発生装置であって、

前記駆動手段は、画像信号と所定の補正信号とを合成して補正画像信号を生成する合成手段と、

前記補正画像信号に基づいて、前記マトリクス配線された表面伝導型電子放出素子を一行ずつ順次駆動する手段とを有することを特徴とする電子線発生装置。

【請求項2】 前記合成手段は、前記画像信号と前記所定の補正信号とを加算する加算器であることを特徴とする請求項1に記載の電子線発生装置。

【請求項3】 前記合成手段は、前記画像信号と前記所定の補正信号とを乗算する乗算器であることを特徴とする請求項1に記載の電子線発生装置。

【請求項4】 前記駆動手段はさらに、前記表面伝導型電子放出素子を電圧変調する手段を有することを特徴とする請求項1から請求項3のいずれか1つに記載の電子線発生装置。

【請求項5】 前記駆動手段はさらに、前記表面伝導型電子放出素子をパルス幅変調駆動する手段を有することを特徴とする請求項1から請求項3のいずれか1つに記載の電子線発生装置。

【請求項6】 前記表面伝導型電子放出素子は、電子放出部を含む導電性膜を電極間に有する電子放出素子であることを特徴とする請求項1から請求項5のいずれか1つに記載の電子線発生装置。

【請求項7】 電子線発生装置と、前記電子線発生装置から出力される電子ビームの照射により画像を形成する画像形成部材とを有する画像形成装置において、前記電子線発生装置が、請求項1から請求項6のいずれか1つに記載の電子線発生装置であることを特徴とする画像形成装置。

【請求項8】 前記画像形成部材が、蛍光体であることを特徴とする請求項7に記載の画像表示装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、電子線発生装置とそれを用いた表示装置等の画像形成装置に関し、特に、複数の表面伝導型電子放出素子を備える電子線発生装置とそれを用いた画像形成装置に関する。

【0002】

【従来の技術】 従来、電子放出素子として、熱電子源と冷陰極電子源の2種類が知られている。冷陰極電子源には、電界放出型（以下F型と略す）、金属/絶縁層/金属型（以下、MIM型と略す）や表面伝導型電子放出素子等がある。

【0003】 F型の例に関して記述している文献とし

2

て、以下のものが知られている。

【0004】 1 W.P.Dyke & W.W.Dolan, "Field emission", Advance in ElectronPhysics, 8, 89(1956);
2 C.A.Spindt, "PHYSICAL Properties of thin-film field emission cathodes with molybdenum cones", J.Appl.Phys., 47, 5248(1976)

また、MIM型の例に関する文献としては、

C.A.Mead, "Operation of tunnel-emission devices", J.Appl.Phys., 32, 646(1961)

が知られている。

【0005】 表面伝導型電子放出素子の例に関する文献としては、

M.I.Ellinson, Radio Eng.Electron Phys., 10, 1290(1965)

がある。

【0006】 表面伝導型電子放出素子は、基板上に形成された小面積の薄膜に、膜面に平行に電流を流すことにより、電子放出が生ずる現象を利用するものである。この表面伝導型電子放出素子としては、前記エリンソン(M.I.Ellinson)によるSnO₂薄膜を用いたもの、Au薄膜によるもの[G.Dittmer, "Thin Solid Film", 9, 317(1972)]、1n2O₃/SnO₂薄膜によるもの[M.Hartwell and C.G.Fonstad: "IEEE Trans. ED Conf.", 51, 9 (1975)]、カーボン薄膜によるもの[荒木久他：真空、第26巻、第1号、22頁(1983)]等が報告されている。

【0007】 これら表面伝導型放出素子の典型的な素子構成として、前述のM.ハートウェル(M.Hartwell)の文献による素子構成を図14に示す。図14において、H01は、絶縁性基板である。502は、導電性膜で、501形のバターンに、バックで形成された金属酸化物薄膜等からなり、後述のフォーミングと呼ばれる通電処理により電子放出部503が形成される。504を、電子放出部を含む導電性膜と呼ぶことにする。

【0008】 従来、これらの表面伝導型電子放出素子においては、電子放出を行う前に、導電性膜502を、予めフォーミングと呼ばれる通電処理によって電子放出部503を形成するのが一般的であった。すなわち、フォーミングとは前記導電性膜502の両端に電圧を印加通電し、この導電性膜を局所的に破壊、変形もしくは変質せしめ、電気的に高抵抗な状態にした電子放出部503を形成することである。なお、電子放出部503は、導電性膜502の一部に亀裂が発生し、その亀裂付近から電子放出が行われる。前記フォーミング処理をした表面伝導型電子放出素子は、上述の電子放出部を含む導電性膜504に電圧を印加し、素子に電流を流すことにより、上述の電子放出部503より電子を放出せしめるものである。しかしながら、これら従来の表面伝導型電子放出素子においては、実用化にあたっては、様々な改善があったが、本出願人等は、後述するような様々な改善

3

を検討し、実用化を行う際の様々な問題点を解決してきた。

【0009】上述の表面伝導型放出素子は、構造が単純で製造も容易であることから、大面積にわたって多数素子を配列できる利点がある。そこで、この特徴を生かせるような色々な応用が研究されている。例えば、荷電ビーム源、表示装置等が挙げられる。多数の表面伝導型放出素子を配列した例としては、並列に表面伝導型電子放出素子を配列し、個々の素子の両端を配線にてそれぞれ結線した行を多数配列した電子源が挙げられる（例えば、特開昭64-031332号公報）。また、特に、表示装置等の画像形成装置においては、近年、液晶を用いた平板型表示装置が、CRTに替わって普及してきたが、自発光型でないため、バックライト等を持たなければならない等の問題点があり、自発光型の表示装置の開発が望まれていた。表面伝導型電子放出素子を多数配列した電子源と、電子源より放出された電子によって可視光を発光せしめる蛍光体とを組み合わせた表示装置である画像形成装置は、大面積の装置でも比較的容易に製造でき、かつ表示品位の優れた自発光型の表示装置である。

【0010】

【発明が解決しようとする課題】上述の平板型CRTをはじめとして、表面伝導型電子放出素子を用いた各種画像形成パネルにおいては、高品位・高精細な画像形成が望まれる。これを実現するには、例えば、単純マトリクス配線された多数の表面伝導型電子放出素子を用いる方法が考えられる。この場合、行および列の数が数百〜数千にも達する非常に多くの素子配列が必要となり、かつ各表面伝導型電子放出素子が均一量の電子を放出することが望まれる。

【0011】しかしながら、これらの素子を画像形成装置に応用し、 m 本の行方向（あるいは、以下、 X 方向と呼ぶ）の配線と n 本の列方向（あるいは、以下、 Y 方向と呼ぶ）の配線とによつて、表面伝導型電子放出素子の対向する1対の素子電極にそれぞれ結線することで、行列状に、多数個の表面伝導型電子放出素子を配列した電子源を構成する単純マトリクス構成をとった場合、行方向および列方向の配線抵抗が生じる電圧降下のために各素子電極ごとに印加される電圧が、それぞれ異なるという問題が生ずる。その結果、各素子にかかる実効電圧に非一様な分布が生じ、それに対応して、輝度にも非一様な分布が生じる問題が発生する。

【0012】図12、図13は、この問題をより詳しく説明するための図である。図12はマトリクス状に配列された表面伝導型電子放出素子の $m \times n$ の単純マトリクス回路と、特にその配線抵抗を示す図であり、図13は、列方向の各電子放出素子に印加される電圧を示す図である。

【0013】図12の $m \times n$ の単純マトリクス回路には、行方向、列方向ともに一方から電圧を印加してい

4

る。また、行配線、列配線は、素子単位でそれぞれ r_x 、 r_y の抵抗成分を有するものとする。表面伝導型電子放出素子は、行方向、列方向に対して、等間隔に配置されているため、配線の幅や厚みが製造上ばらつかない限り、素子単位で、行方向、列方向でそれぞれほぼ等しい抵抗値を持つ。また、表面伝導型電子放出素子も、全て、ほぼ等しい抵抗値を有する。

【0014】図12の回路構成から明らかな様に、電圧印加端に近い素子ほど大きな電圧が印加され、電圧印加端から遠い素子ほど印加電圧が小さくなる。そのため、駆動印加電圧に非一様な分布を生じる。

【0015】従つて、表面伝導型電子放出素子から出力される電子放出量に対しては、非一様な分布が生じるため、これは高品位な画像を得るという目的に対して問題となる。

【0016】本発明は、このような配線抵抗に依存する電圧降下によって生じる、駆動時の各電子放出素子にかかる非一様な実効電圧分布に対応する電子放出分布を補正し、とりわけ、表面伝導型電子放出素子を用いた高品位の画像表示を行うことのできる画像形成装置とそれに用いられる電子線発生装置を提供することを目的とする。

【0017】

【課題を解決するための手段】上記目的を達成するため、本発明の電子線発生装置とそれを用いた画像形成装置は以下の構成を備える。即ち、本発明の電子線発生装置は、基板上に配置され、複数の行配線及び複数の列配線によりマトリクス配線された複数の表面伝導型電子放出素子と、前記複数の表面伝導型電子放出素子を駆動する駆動手段とを備える電子線発生装置であつて、前記駆動手段は、画像信号と所定の補正信号とを合成して補正画像信号を生成する合成手段と、前記補正画像信号に基づいて、前記マトリクス配線された表面伝導型電子放出素子を行つづつ順次駆動する手段とを備えることを特徴とするものであり、更に、本発明の画像形成装置は、前記電子線発生装置と、前記電子線発生装置から出力される電子ビームの照射により画像を形成する画像形成部材とを有することを特徴とするものである。

【0018】

【作用】以上の構成において、基板上に配置され、複数の行配線及び複数の列配線によりマトリクス配線された複数の表面伝導型電子放出素子と、前記複数の表面伝導型電子放出素子を駆動する駆動手段とを備える電子線発生装置において、前記駆動手段に含まれる合成手段が、画像信号と所定の補正信号とを合成して補正画像信号を生成し、前記駆動手段に含まれる順次駆動手段が、前記補正画像信号に基づいて、前記マトリクス配線された表面伝導型電子放出素子を行つづつ順次駆動する。

【0019】更に、本発明の画像形成装置は、前記電子線発生装置が電子ビームを放出し、画像形成部材が、前

5

配電子線発生装置から出力される電子ビームの照射を受けて画像を形成する。

【0020】

【実施例】本発明に係る実施例の画像表示装置のポインントは、適正な補正量を記憶部に記憶させ、その補正量に基づいて、映像信号を補正することにより、結果として、マトリクス配線された複数の表面伝導型電子放出素子の不均一な電子放出量の分布を補正することを可能にしたものである。

【0021】【第1実施例】以下、本発明に係る第1実施例のマトリクス配線された複数の表面伝導型電子放出素子を備える電子線発生装置とそれを用いた画像表示装置について、詳細に説明する。

【0022】本発明に係る実施例の表面伝導型電子放出素子の構成、および製法の特徴として、次のようなものが挙げられる。本実施例で用いる平面型の表面伝導型電子放出素子の基本構成を示す平面図および断面図である図11の(a)及び図11の(b)を参照しながら、以下説明する。

【0023】1) フォーミングと呼ばれる通電処理前の導電性膜2は、微粒子分散体からなる薄膜、あるいは、有機金属等を加熱焼成して、形成された微粒子からなる薄膜等、基本的には、微粒子より構成される。

【0024】2) フォーミングと呼ばれる通電処理後の電子放出部を含む導電性膜4も、微粒子より構成され、また、電子放出部3には微粒子が存在する場合もある。

【0025】本実施例の表面伝導型電子放出素子の基本的な構成は、平面型および垂直型の2つの構成が挙げられるが、以下、平面型の表面伝導型電子放出素子に関して説明する。

【0026】図11を用いて、本実施例の表面伝導電子放出素子の基本的な構成を説明する。1は、絶縁性基板、5と6は、素子電極、4は、電子放出部を含む導電性膜、3は電子放出部である。

【0027】絶縁性基板1としては、石英ガラス、Na等の不純物含有量を減少したガラス、青板ガラス、青板ガラスにスパッタ法等により形成したSiO₂を積層したガラス基板等及びアルミナ等のセラミック等が挙げられる。

【0028】対向する素子電極5、6の材料としては、基本的に、導電性の良いもの、例えばNi、Cr、Au、Mo、W、Pt、Ti、Al、Cu、Pd等の金属、あるいは、合金およびPd、Ag、Au、Ru、Os、Pd-Ag等の金属、あるいは金属酸化物とガラス等から構成される印刷導体、In₂O₃-SnO₂等の透明導電体およびポリシリコン等の半導体材料等が挙げられる。素子電極間隔L1は、およそ、数百オングストロームより数百マイクロメートルであり、素子電極の製法の基本となるフォトリソグラフィ技術、すなわち、露光機の性能とエッチング方法等、および、素子電極間に印加す

6

る電子放出可能な電圧により設定されるが、好ましくは、数マイクロメートルより数十マイクロメートルである。素子電極長さW1、素子電極5、6の膜厚dは、電極の抵抗値、前述したX、Y配線との結線、多数配置された電子源の配置上の問題より適宜設計される。通常は、素子電極長さW1は、数マイクロメートルより数百マイクロメートルであり、素子電極5、6の膜厚dは、好ましくは数百オングストロームより数マイクロメートルである。

【0029】絶縁性基板1上に設けられた対向する素子電極5と素子電極6間、及び素子電極5、6上に設置された電子放出部を含む導電性膜4は、図11の(b)に示された場合だけでなく、素子電極5、6上には、設置されない場合もある。すなわち、絶縁性基板1上に、電子放出部を含む導電性膜4、対向する素子電極5、6の順に積層構成した場合である。この電子放出部を含む導電性膜4の膜厚は、数オングストロームより数千オングストローム、好ましくは数十オングストロームより数百オングストロームであるが、素子電極5、6へのステップカバレッジ、電子放出部3と素子電極5、6間の抵抗値及び電子放出部3の導電性微粒子の粒径、後述する通電処理条件等によって、適宜設定される。また、導電性膜4の抵抗値は、10の3乗より10の7乗オーム/□のシート抵抗値を示す。電子放出部を含む導電性膜4を構成する材料の具体例を挙げるならば、Fe、Ru、Ag、Au、Ti、In、Cu、Cr、Pb、Pd、Zn、Sn、Ta、W、Pt等の金属、PdO、SnO₂、In₂O₃、PbO、Sb₂O₃等の酸化物、HfB₂、ZrB₂、LaB₆、CeB₆、YB₆、Gd₂B₆等の硼化物、TiC、ZrC、HfC、TaC、SiC、WC等の炭化物、TiN、ZrN、HfN等の窒化物、Si、Ge等の半導体、カーボン、AgMg、NiCu、Pb、Sn等であり、微粒子膜からなる。

【0030】尚、ここで述べる微粒子膜とは、複数の微粒子が集合した膜であり、その微細構造として、微粒子が個々に分散配置した状態のみならず、微粒子が互いに隣接、あるいは重なり合った状態（膜状も含む）の膜を指す。

【0031】電子放出部を含む導電性膜を形成する微粒子の粒径は、数オングストロームから数千オングストローム、好ましくは、10オングストロームより200オングストロームの範囲であり、これは、電子放出部を含む導電性膜4の膜厚及び後述する通電処理条件等の製法等に依存しており、適宜設定される。

【0032】電子放出部3を有する電子放出素子の製造方法としては、様々な方法が考えられるが、その一例を図2に示す。

【0033】以下、順を追って、製造方法の説明を図2、3らに図11に基づいて説明する。

【0034】1) 絶縁性基板1を洗浄、純粋及び有機溶剤により十分洗浄後、真空蒸着法、スパッタ法等によ

7

り素子電極材料を堆積後、フォトリソグラフィ技術により、絶縁性基板1の面上に素子電極5、6を形成する(図2の(a)参照)。

【0035】 絶縁性基板1に設けられた有機金属溶液を塗布して放置することによって、有機金属薄膜を形成する。尚、有機金属溶液は、Pd, Ru, Ag, Au, Ti, In, Cu, Cr, Fe, Zn, Sn, T a, W, Pb等の金属を主元素とする有機化合物の溶液である。この後、有機金属薄膜を加熱焼成処理し、リフトオフ、エッチング等によりパターンニングし、電子放出部形成用の導電性膜2を形成する(図2の(b)参照)。尚、ここでは、有機金属溶液の塗布法により説明したが、これに限るものでなく、真空蒸着法、スパッタ法、化学的気相堆積法、分散塗布法、ディッピング法、スピナー法等によって形成される場合もある。

【0036】 続いて、フォーミングと呼ばれる通電処理を行う。これは、素子電極5、6間に、不図示の電源を用いて、パルス状の電圧あるいは、高速の昇電圧による通電処理を行い、電子放出部形成用の導電性膜2の部位に、構造の変化した電子放出部3を形成する(図2(c)参照)。この電子放出部3は、電子放出部形成用の導電性膜2を局所的に破壊、変形もしくは変質させた部位であり、例えば、亀裂などの空隙部である。

【0037】 フォーミング処理の電圧波形を図3に示す。

【0038】 図3において、T1及びT2は、それぞれ電圧波形のパルス幅とパルス間隔であり、T1を1マイクロ秒〜10ミリ秒、T2を10マイクロ秒〜100ミリ秒とし、三角波の波高値(フォーミング時のピーク電圧)は4V〜10V程度とし、フォーミング処理は、真空雰囲気下で数十秒間程度で適宜設定する。

【0039】 以上説明した電圧放出部を形成する際に、素子の電極間に三角波パルスを加えてフォーミング処理を行っているが、素子の電極間に印加する波形は三角波に限定することなく、矩形波等所望の波形を用いてもよく、その波高値及びパルス幅・パルス間隔等についても上述の値に限ることなく、電子放出部が良好に形成されれば所望の値を選択することができる。

【0040】 上述のような素子構成と製造方法によって作成された本実施例の電子放出素子の基本特性について図4、図5を用いて説明する。

【0041】 図4は、図1で示した構成を有する素子の電子放出特性を測定するための測定評価装置の概略構成図である。図4において、1は、絶縁性基板、5及び6は、素子電極、4は、電子放出部を含む導電性膜、3は、素子電極5・6間の電子放出部を含む導電性膜4を流れる素子電流I_fを測定するための電流計、34は、素子の電子放出部より放出される放出電流I_eを捕獲するためのアノード電極、33は、アノード電極34に電圧を加えるための高圧電源、32は、素子の電子

8

放出部3より放出される放出電流I_eを測定するための電流計である。電子放出素子の上記素子電流I_f、放出電流I_eの測定に当たっては、素子電極5、6に電源31と電流計30とを接続し、該電子放出素子の上に電源33と電流計32とを接続したアノード電極34を配置している。また、本電子放出素子及び電流計32とを接続したアノード電極34は真空装置内に設置され、その真空装置には不図示の排気ポンプ及び真空系等の真空装置に必要な機器が具備されており、所望の真空条件下で、本素子の測定評価を行えるようになっている。尚、アノード電極の電圧は1kV〜10kV、アノード電極と電子放出素子との距離Hは3mmから8mmの範囲で測定した。

【0042】 図5は、図4に示した測定評価装置により測定された放出電流I_e及び素子電圧V_fと、素子電圧V_fの関係の典型的な一例を示す。尚、図5は、若しくはI_f、I_eの大きさが異なるため、任意単位で示している。図5からも明らかなように、本電子放出素子は放出電流I_eに対する3つの特性を有する。

【0043】 まず、第1に、本素子はある電圧(しきい値電圧と呼ぶ、図5中のV_{th})以上の素子電圧を加えると、急激に放出電流I_eが増加し、しきい値電圧V_{th}以下では放出電流I_eがほとんど検出されない。すなわち、放出電流I_eに対する明確なしきい値電圧V_{th}を持った非線形素子である。

【0044】 第2に、放出電流I_eが素子電圧V_fに依存するため、放出電流I_eは素子電圧V_fで制御できる。

【0045】 第3に、アノード電極34に補足される放出電荷は、素子電圧V_fを加える時間に依存する。すなわち、アノード電極34に捕獲される電荷量は素子電圧V_fを加える時間により制御できる。

【0046】 また、素子電流I_fは、素子電圧V_fに対して単調増加する特性(以下、MI特性と呼ぶ)を持つことを図5に示したが、この他にも、素子電流I_fが素子電圧V_fに対して電圧制御型負性抵抗特性(以下、V_{CNR}特性と呼ぶ)を示す場合もある。尚、この場合も、本電子放出素子は上述した3つの特性上の特徴と有する。

【0047】 尚、上述した基本的な製造方法に限ることなく、上述した本実施例の基本的な素子構成の基本的な製造方法は、その一部を変更して実現してもよい。

【0048】 次に、本実施例で適用されマトリクス配線された複数の表面伝導型放出素子を備える電子線発生装置および画像形成装置について述べる。

【0049】 前述した本実施例の表面伝導型電子放出素子の基本的特性の3つの特徴によれば、表面伝導型電子放出素子からの放出電子は、しきい値電圧以上では、対向する素子電極間に印加するパルス状電圧の波高値と巾に制御される。一方、しきい値電圧以下では、放出され

9

ない。この特性によれば、多数の電子放出素子を配置した場合においても、個々の素子に、上記パルス状電圧を適宜印加すれば、任意の表面伝導型電子放出素子を選択し、その電子放出量が、制御できることとなる。以下、この原理に基づき構成した電子源基板の構成について、図6を用いて説明する。

【0050】01は絶縁性基板、02はX方向配線、03はY方向配線、04は表面伝導型電子放出素子、05は結線である。

【0051】図6において、絶縁性基板01は、前述したガラス基板等であり、その大きさおよびその厚みは、絶縁性基板01に設置される表面伝導型電子放出素子の個数および個々の素子の設計上の形状、および電子源の使用時に容器の一部を構成する場合には、その容器を真空中に保持するための条件等にも依存して適宜設定される。m本のX方向配線02、及び、n本のY方向配線03は、 D_{X1} 、 D_{X2} 、… D_{Xm} からなり、絶縁性基板01上に、真空蒸着法、印刷法、スパッタ法等で形成し、所望のパターンとして導電性金属などからなり、多数の表面伝導型電子放出素子にてできるだけほぼ均等な電圧が供給されるように、材料、膜厚、配線巾等が設定される。これらm本のX方向配線02とn本のY方向配線03間には、不図示の層間絶縁層が設置され、電気的に分離されて、マトリクス配線を構成する。不図示の層間絶縁層は、真空蒸着法、印刷法、スパッタ法等で形成された SiO_2 等であり、X方向配線02を形成した絶縁性基板01の前面あるいは一部に所望の形状で形成され、また、X方向配線02とY方向配線03は、それぞれ外部端子 D_{X1} 、 D_{X2} 、… D_{Xm} と D_{Y1} 、 D_{Y2} 、… D_{Yn} により引きだされている。更に、前述と同様に、表面伝導型電子放出素子04の対向する電極（不図示）は、m本のX方向配線02とn本のY方向配線03に、真空蒸着法、印刷法、スパッタ法等で形成された導電性金属等からなる結線05によって電気的に接続されているものである。

【0052】尚、m本のX方向配線02とn本のY方向配線03と結線05と対向する素子電極の導電性金属は、その構成元素の一部あるいは全部が同一であっても、またそれぞれ異なってもよく、 Ni 、 Cr 、 Au 、 Mo 、 W 、 Pt 、 Ti 、 Al 、 Cu 、 Pd 等の金属あるいは合金および Pd 、 Ag 、 Au 、 RuO_2 、 $Pd-Ag$ 等の金属あるいは金属化合物とガラス等から構成される印刷導体、 $In_2O_3-SnO_2$ 等の透明導電体およびポリシリコン等の半導体材料より適宜選択される。

【0053】また、X方向配線02には、X方向に配列する表面伝導型電子放出素子04の行を任意に走査するための走査信号を印加するための不図示の走査信号発生部と電気的に接続されている。

【0054】一方、Y方向配線03には、Y方向に配列する表面伝導型電子放出素子04の列の各列を任意に変調するための変調信号を印加するための不図示の変調信

10

号発生部と電気的に接続されている。

【0055】更に、各表面伝導型電子放出素子に印加される駆動電圧は、当該素子に印加される走査信号と変調信号の差電圧として供給されるものである。

【0056】次に、以上のようにして作成した電子線発生装置を用いた表示等の用いる画像形成装置について、以下、画像形成装置の基本構成図を示す図6と、蛍光膜の構造を示す図7を参照して説明する。

【0057】まず、図6を参照して、以下説明する。

【0058】01は、上述した表面伝導型電子放出素子の複数をマトリクス配線したマルチ電子源が配置された絶縁性基板、41は、電子源を固定したリアプレート、42は、ガラス基板43の内部に蛍光膜44とメタルバック45等が形成されたフェースプレート、46は、支持枠であり、リアプレート41およびフェースプレート42をフリットガラス等で封着して、外囲器48を構成する。

【0059】外囲器48は、上述のごとく、フェースプレート42、支持枠46、リアプレート41で構成したが、リアプレート41は主に基板01の強度を補強する目的でも受けられるため、基板01自体で十分な強度を持つ場合は別体のリアプレート41は不要であり、基板01に直接支持枠46を封着し、フェースプレート42、支持枠46、基板01にて外囲器48を構成してもよい。

【0060】光体のみからなるが、カラーの蛍光膜の場合は、蛍光体の配列によりブラックストライプあるいはブラックマトリクス等と呼ばれる黒色導伝材91（図7参照）と蛍光体92（図7参照）とで構成される。ブラックストライプ、ブラックマトリクスが設けられる目的は、カラー表示の場合、必要となる三原色蛍光体の、各蛍光体92の塗り分け部を黒くすることで色等を目立たなくすることと、蛍光膜44における外光反射によるコントラストの経過を抑制することである。ブラックストライプの材料としては、通常よく用いられている黒鉛を主成分とする材料だけでなく、導伝性があり、光の透過および反射が少ない材料であればこれに限るものではない。

【0061】ガラス基板43に蛍光体を塗布する方法は、モノクローム、カラーによらず、沈殿法や印刷法が用いられる。

【0062】また、蛍光膜44の内部側には通常メタルバック45が設けられる。メタルバックの目的は、蛍光体の発光のうち内部側への光をフェースプレート46側へ鏡面反射することにより輝度を向上すること、電子ビーム加速電圧を印加するための電極として作用すること、外囲器内で発生した負イオンの衝突によるダメージからの蛍光体の保護等である。メタルバックは、蛍光膜形成製法後、蛍光膜の内部側表面の平滑化処理（通常フイルミングと呼ばれる）を行い、その後A1を真空蒸着

11

等で堆積することで作製できる。

【0063】フェースプレート42には、更に蛍光膜44の導電性を高めるため、蛍光膜44の外周側に透明電極（不図示）を設けてもよい。

【0064】尚、前述の封着を行う際、カラーの場合は、各色蛍光体と電子放出素子とを対応させなくてはならないか、十分な位置合わせを行う必要がある。

【0065】外開器48は、不図示の排気管を通じ、10のマイナス6乗トール（Torr）程度の真空度とされ、外開器48の封止が行われる。

【0066】また、外開器48の封止後の真空度を維持するために、ゲッター処理を行う場合もある。これは、外開器48の封止を行う直前あるいは封止後に、抵抗加熱あるいは高周波加熱等の加熱法により、外開器48内の所定の位置（不図示）に配置されたゲッターを加熱し、蒸着膜を形成する処理である。ゲッターは通常Ba等が主成分であり、該蒸着膜の吸着作用により、例えば1×10マイナス5乗ないし1×10マイナス7乗トール（Torr）の真空度を維持するものである。

【0067】以上のように完成した本発明の画像処理装置において、各表面伝導型電子放出素子には、容器外端子DoxないしDoxm、Doy1ないしDoy2nを通じ、素子電極5、6間に電圧を印加することにより、電子放出させ、高圧端子Hyを通じ、メタルバック45、あるいは透明電極（不図示）に数kV以上の高圧を印加し、電子ビームを加速し、蛍光膜84に衝突させ、励起・発光させることで画像を表示するものである。

【0068】以上述べた構成は、表示などに用いられる好適な画像形成装置を作成する上で必要な概略構成であり、例えば各部材の材料、詳細な部分は上述内容に限られるものではなく、画像装置の用途に適する様に適宜選択する。

【0069】次に、第1実施例の表面伝導型電子放出素子を含む画像表示装置の構成について、図1を用いて説明する。

【0070】図1において、前述した表示パネル101は、端子Dx1からDxm、Dy1からDynを介して外部回路と接続されている。また図示されていないが、フェースプレート上の高圧端子も外部の高圧電源に接続され放出電子を加速するようになっている。このうち、端子Dx1からDxmには、前述のパネル内に設けられているマルチ電子ビーム源すなわちM行N列にマトリクス配線された表面伝導型電子放出素子群を1行ずつ順次駆動してゆくための走査信号が印加される。一方、端子Dy1からDynには、前記走査信号により選択された一行の表面伝導型電子放出素子の各素子の出力電子ビームを制御するための変調信号が印加される。

【0071】次に、走査回路102について説明する。走査回路102は、内部にM個のスイッチング素子を備える。各スイッチング素子は、定電圧源Vx（不図示）

12

の出力電圧もしくは0[V]（グラウンドレベル）のいずれか一方を選択し、表示パネル101の端子Dx1ないしDxmと電気的に接続する。各スイッチング素子は、制御回路103が出力する制御信号Tscanに基づいて動作するが、実際には、例えばFET（電界効果トランジスタ）のようなスイッチング素子を組み合わせることにより容易に構成することが可能である。

【0072】尚、前記定電圧源Vxは、図5に示した表面伝導型電子放出素子の特性（電子放出しきい値電圧が8[V]）に基づき、走査されない素子に印加される駆動電圧が電子放出しきい値電圧以下となるよう、7[V]の定電圧を出力するよう設定されている。

【0073】また、制御回路103は、外部より入力する画像信号に基づいて適切な表示が行われるように各部の動作を整合させる働きを持つ。次に説明する同期信号次に説明する同期信号Tsyncに基づいて、各部に対してTscanおよびTsf1およびTaryの各制御信号を発生する。

【0074】同期信号は、よく知られているように、垂直同期信号と水平同期信号よりなるが、ここでは説明の便宜上、Tsync信号として図示した。一方、デジタル映像信号5000（輝度成分）が、シフトレジスタ104に入力される。

【0075】シフトレジスタ104は、時系列的にシリアルに入力されるデジタル映像信号5000を、画像の1ラインごとにシリアル/パラレル変換するためのもので、制御回路103より送られる制御信号Tsf1に基づいて動作する。即ち、制御信号Tsf1は、シフトレジスタ104に、入力するデジタル映像信号5000を順次シフトさせる同期信号としてのシフトクロックである。シリアル/パラレル変換された画像1ライン分の電子放出素子N素子分の駆動データに相当する）のデータは、d1〜d1nのN個の並列信号として、シフトレジスタ104から出力される。

【0076】ラッチ回路105は、画像1ライン分データを必要時間の間だけ記憶するための記憶装置であり、制御回路103より送られる制御信号Tmryに従って適宜d1〜d1nの内容を記憶する。記憶された内容は、1'd1ないし1'dnとして出力され加算器107に入力される。補正量記憶メモリ106は、前述の電圧分布によって生じる電子放出量を補正するためm項計算された補正量を記憶するためのものである。以下に補正量の計算の仕方について一例を、図8を用いて説明する。

【0077】あるグレーレベルを1ラインに表示する時に生じる電圧分布は、図8の（a）のグラフが示す通りである。これに起因する電子放出量の分布は、図8の（b）のグラフが示すようになり、これは輝度分布と等価である。つまり、これを一定の輝度に補正するための補正量は、図8の（c）のグラフに示す値になり、この値を本来の輝度成分信号に加えることで補正が可能にな

13

る。尚、図8の(a)と(b)と(c)のグラフの縦軸は、画素番号、各画素に対応する各表面伝導型電子放出素子を示す。また、図8の(a)の縦軸は、表面伝導型電子放出素子に印加する電圧を示す。図8の(b)のグラフの縦軸は、図8の(a)に示した印加電圧に対応して、表面伝導型電子放出素子から放出される電子放出量を示す。さらに、図8の(c)の縦軸は、図8の(b)に示した電子放出量の不均一さを補正する為に必要な、元の輝度信号に対する補正量を示す。

【0078】加算器107は、補正量記憶メモリ106からの補正信号とシフトレジスタ104からラッチ回路105を介して出力される輝度信号 $I'd1$ から $I'dn$ を加算して、補正信号として $I'd1 \sim I'dn$ を変調信号発生器108に出力する。

【0079】変調信号発生器108は、 $I'd1 \sim I'dn$ の各々に応じて、表面伝導型電子放出素子の各々を適切に駆動するための変調を行い、その出力信号は、端子Dyl \rightarrow Dynを通じて、表示パネル101内の表面伝導型電子放出素子に印加される。

【0080】本実施例の冒頭で、図5を用いて述べたように、本実施例に関わる表面伝導型電子放出素子は、放出電流 I_e に対して以下のような基本特性を有している。すなわち、図5の I_e のグラフから明らかにように、電子放出には明確なしきい値電圧 V_{th} (本実施例の素子では、例えば、8[V])があり、 V_{th} 以上の電圧を印加された時のみ電子放出が生じる。

【0081】また、電子放出しきい値以上の電圧に対しては、グラフの様に電圧の変化に応じて放出電流も変化していく。なお、電子放出素子の材料や構成、製造方法を変えることにより、電子放出しきい値電圧 V_{th} の値や、印加電圧に対する放出電流の変化の度合いを変えることができる。

【0082】子放出制御信号の一例を示す。図9の(a)は、本素子に電子放出閾値以下のパルス状の電圧を印加した場合であり、この場合、電子放出は生じない。しかし、図9の(b)のような電子放出閾値以上のパルス状の電圧を印加する場合には電子ビームが出力される。

【0083】その際、パルスの波高値 V_m を変化させることにより、出力する電子ビームの強度を制御することが可能である。この場合、変調信号発生器108は、一定の長さの電圧パルスが発生するが、入力されるデータに対応してパルスの波高値を変調する電圧変調方式の回路を用いる。

【0084】また、パルスの長さ Pw を変化させることにより、出力される電子ビームの電荷の総量を制御することが可能である。この場合、変調信号発生器108は、一定の波高値の電圧パルスが発生するが、入力されるデータに対応する電圧パルスの長さを変調するパルス幅変調方式の回路を用いる。

14

【0085】尚、本実施例では、入力する映像信号として、データ処理がより容易であるデジタル映像信号(図1の5000参照)を用いたが、これは、デジタル映像信号に限定されることはなく、アナログ映像信号であってもよい。

【0086】また、本実施例では、シリアル/パラレル変換処理に、デジタル信号の処理が容易なシフトレジスタ104を採用しているが、これに限定されるものではなく、例えば、格納アドレスを制御することで格納アドレスを順次変えてゆくことで、シフトレジスタと等価な機能を持つランダムアクセスメモリを用いても良い。

【0087】さらに、また補正値を元の映像信号として加算する方法として、本実施例では、最も一般的で構成も容易なデジタル加算器を採用したが、これに限定されるものではなく、例えば、これを補正量ではなく、補正率として計算した場合には、デジタル乗算器を採用する等の補正値の計算方法に対応して決定すればよい。

【0088】さらにまた、表示パネル101からの配線の取り出し方法について、本実施例では、図1に示したように取り出し電極の形成などが容易なため、片側取り出しの場合を示しているが、この配線方法に限定されるものではなく、図10の(a)や(b)に示すように、両側取り出しや交互取り出し等の他の配線方法であってもよく、それらの配線による駆動電圧分布に対応する補正値を設定することで、同様に、電圧分布の補正をすることが可能である。

【0089】以上説明したように、ある一定のグレーレベルに基づいて設定された補正値を用いて、電圧降下によって生じる非一様な輝度分布を容易に改善することが可能である。さらに、本発明に係る表面伝導型電子放出素子は、表示装置などの画像形成装置に用いられ、複数の電子放出素子を集積した電子線発生装置を構成するのに特に好適な素子である。

【0090】即ち、F型ではエミッタコーンとゲート電極の相対位置や形状が電子放出特性を大きく左右するため、極めて高精度の製造技術が必要とするが、これは大面積化や製造コストの低減を達成するには不利な要因となる。また、MIM型では、絶縁層と上電極の膜圧を薄くしてしかも均一にする必要があるが、これも大面積化や製造コストの低減を達成するには不利な要因となる。その点、表面伝導型電子放出素子は、比較的製造方法が単純なため、大面積化や製造コストの低減が容易である。

【0091】また、特に、表面伝導型電子放出素子のなかでも、以上の実施例にて述べられたように、電子放出部を含む導電性膜が、微粒子から構成されたタイプの表面伝導型電子放出素子は、とりわけ電子放出特性に優れ、しかも、製造が容易に行えることを本発明者は見いだしている。従って、高精度の大画面の画像表示装置のマルチ電子ビーム型に用いるには、最も好適であると

15

いえる。尚、本発明は、複数の機器から構成されるシステムに適用しても1つの機器から成る装置に適用しても良い。また、本発明は、システム或いは装置にプログラムを供給することによって達成される場合にも適用できることは言うまでもない。

【0092】

【発明の効果】以上説明したように、本実施例によれば、配線抵抗に依存する電圧降下によって生じる、駆動時の各電子放出素子にかかる非一様な実効電圧分布に対応する電子放出分布を補正し、とりわけ、表面伝導型電子放出素子を用いて、高輝度、高品位の画像形成を行える。

【0093】

【図面の簡単な説明】

【図1】第1実施例の画像表示装置の回路構成を示す図である。

【図2】表面伝導型電子放出素子の基本的な製造工程を示す図である。

【図3】表面伝導型電子放出素子のフォーミング電圧波形の一例を示す図である。

【図4】表面伝導型電子放出素子の基本特性の測定法を示す図である。

【図5】表面伝導型電子放出素子の基本特性を示す図である。

16

【図6】本実施例の表示パネルの構造を示す図である。

【図7】表示パネルの蛍光体の構造を示す図である。

【図8】第1実施例の補正方法を説明するための図である。

【図9】表面伝導型電子放出素子の制御信号波形を示す図である。

【図10】パネルからの配線引き出し方法を示す図である。

【図11】表面伝導型電子放出素子の構造を示す図である。

【図12】表示パネルの問題点を説明する図である。

【図13】表示パネルの問題点を説明する図である。

【図14】従来のハートウエルの素子構成を示す図である。

【簡単な符号の説明】

104 シフトレジスタ

105 ラッチ回路

106 補正量記憶メモリ

107 加算器

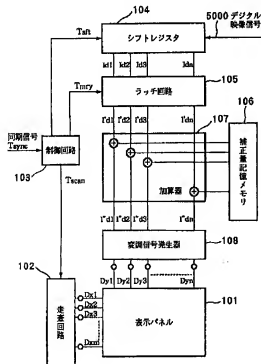
108 変調信号発生器

101 表示パネル

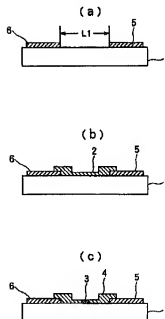
103 制御回路

102 走査回路

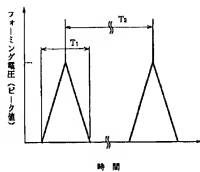
【図1】



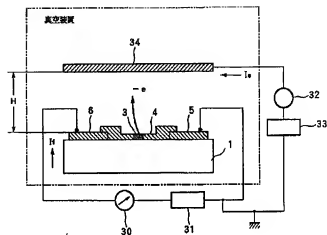
【図2】



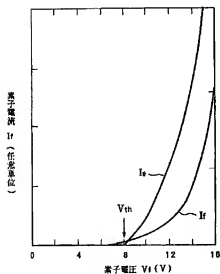
【図3】



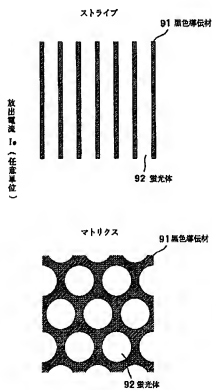
【図4】



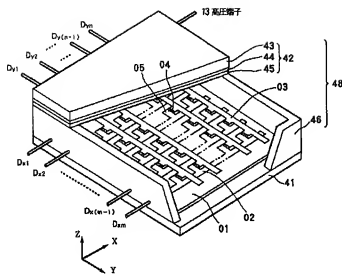
【図5】



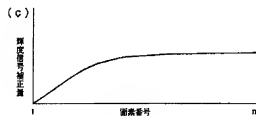
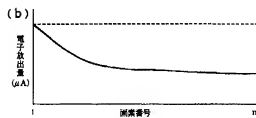
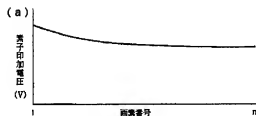
【図7】



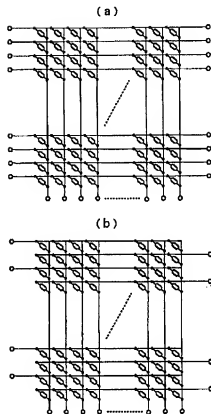
【図6】



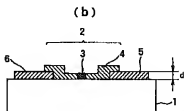
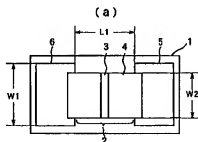
【図8】



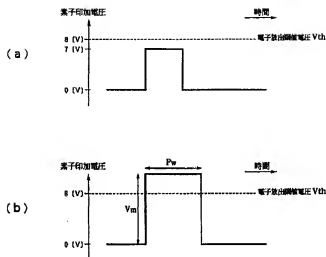
【図10】



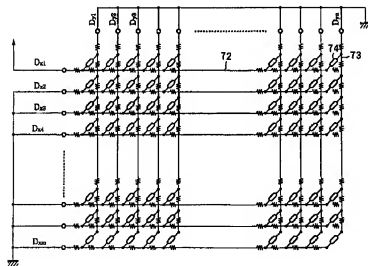
【図11】



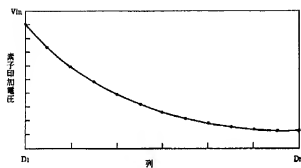
【図9】



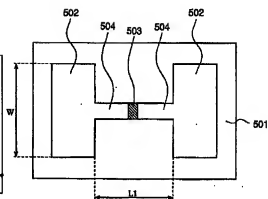
【図12】



【図13】



【図14】



フロントページの続き

(72)発明者 山野 明彦
 東京都大田区下丸子3丁目30番2号 キヤ
 ノン株式会社内